

Hobbi Elektronika



		y	
		0	1
x	0	0	0
	1	0	1

		y	
		0	1
x	0	0	1
	1	1	1

		y	
		0	1
x	0	0	1
	1	1	0

		y	
		0	1
x	0	0	1
	1	1	0

Figure 1. Truth tables

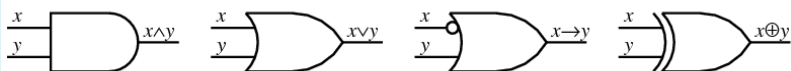


Figure 2. Logic gates

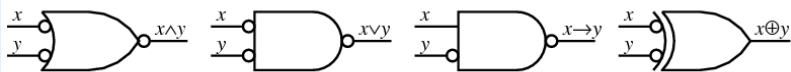


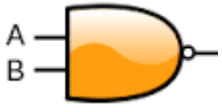
Figure 3. De Morgan equivalents



Figure 4. Venn diagrams



A digitális elektronika alapjai:
Sorrendi logikai áramkörök – 1. rész



Felhasznált anyagok

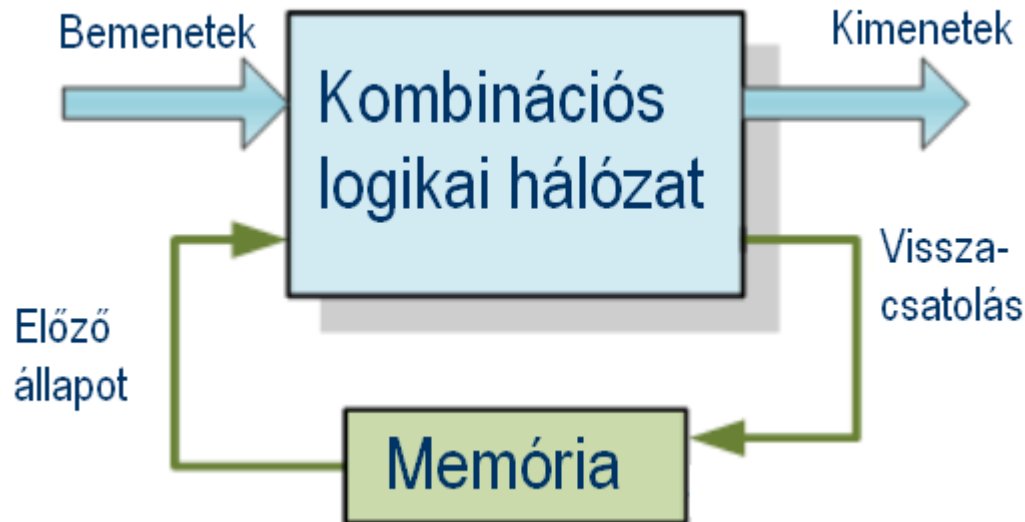
- ❑ M. Morris Mano and Michael D. Ciletti: [Digital Design - With an Introduction to the Verilog HDL, 5th. Edition](#)
- ❑ [Electronics-course.com](#) (Sequential Logic)
 - [Sequential Logic Circuits](#)
 - [The J-K flip-flop](#)
 - [The D-type flip-flop](#)
- ❑ Végh János: [Ismerkedés a digitális elektronikával](#)
- ❑ Falstad.com: [Circuit simulator](#)
- ❑ F-alpha.net: [Flip-flop](#)



Sorrendi logikai áramkörök

A **sorrendi (szekvenciális) logikai áramkörök** tárolóelemeket is tartalmaznak. Ezek kimeneteinek állapota emiatt nem csupán a bemenetek, hanem a tárolók állapotától is függ, vagyis a bemenetek korábbi állapotainak sorrendjétől.

Egy általános sorrendi logikai áramkör blokkvázlata az alábbi ábrán látható. Lehet benne kombinációs logikai hálózat, s visszacsatolást, illetve tárolóelemet is tartalmaz.



A kimenetek logikai állapota a bemenetek mellett a tárolóáltal rögzített előző állapot is befolyásolja, másrészt a tároló következő állapota is a pillanatnyi bemenetek és állapot függvénye. **Végeredményben tehát a sorrendi logikai áramkör a bemeneti, a kimeneti és a közbenső állapotok időbeli sorrendjével jellemezhető.**

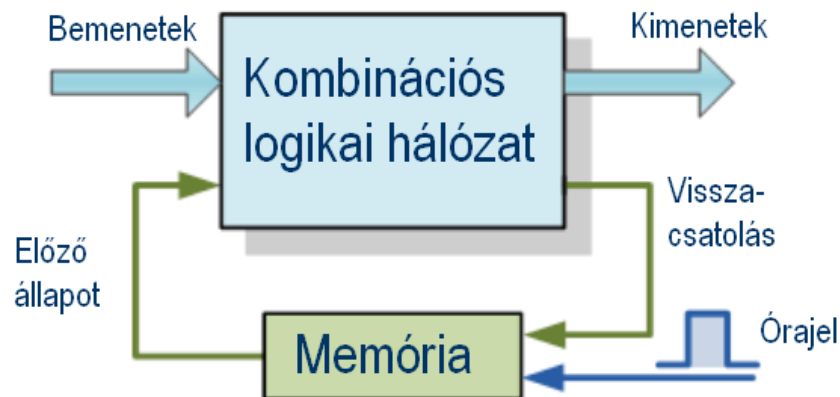
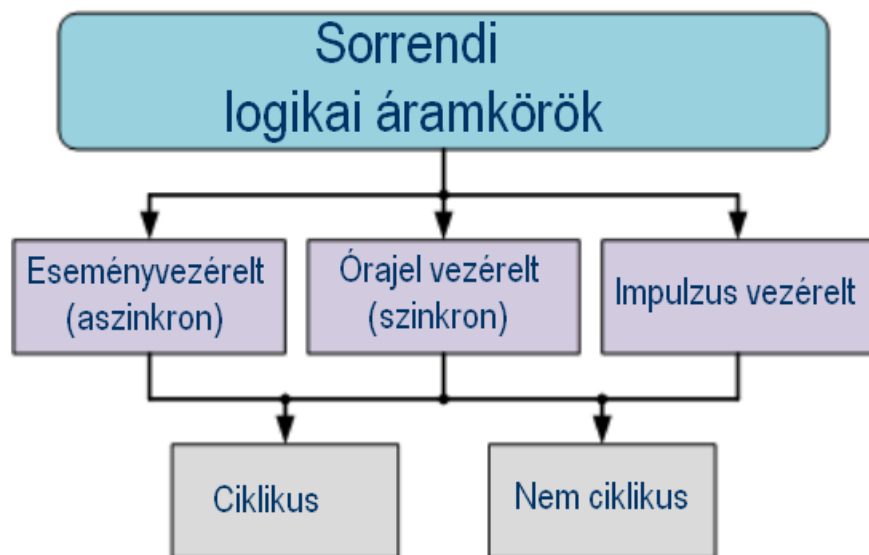


Sorrendi áramkörök osztályozása

A sorrendi logikai áramkörök építőelemei a bistabil billenőkörök, amelyekből komplex áramköröket építhetünk (pl. adatregiszterek, shift regiszterek, számlálók).

A sorrendi áramköröket működés szerint az alábbi kategóriákba sorolhatjuk:

- ❖ **Eseményvezérelt:** aszinkron áramkörök, amelyek az események bekövetkeztekor váltanak állapotot.
- ❖ **Órajel vezérelt:** szinkron áramkörök, amelyekben az állapotváltozás szinkronizáltan, egy órajel által vezérelten megy végbe.
- ❖ **Impulzus vezérelt:** a fenti kettő keveréke

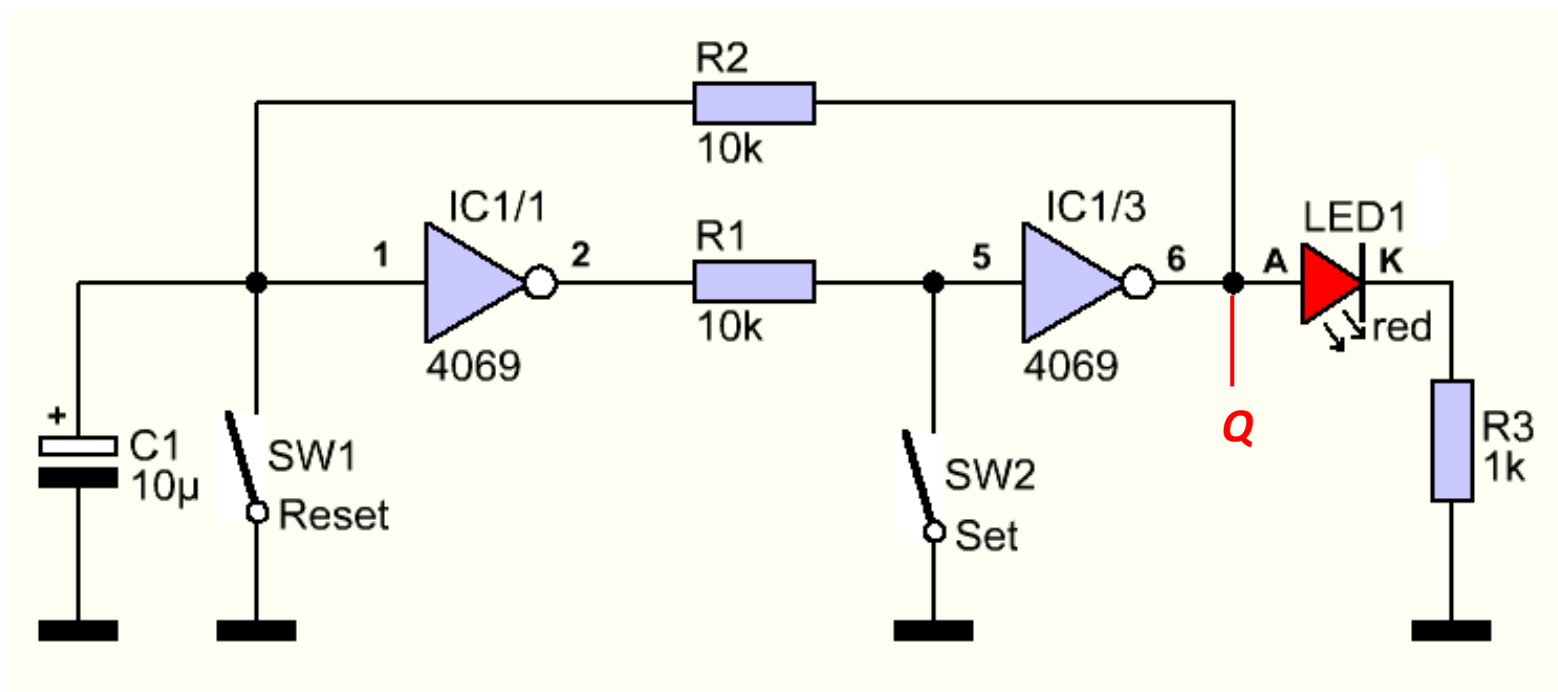


Szinkron áramköröknél egy szinkronizáló órajelre is szükségünk van az áramkör vezérléséhez.



Tároló két inverterrel

Két sorbakötött és visszacsatolt inverterrel kialakíthatunk egy egyszerű tárolót. Az alábbi ábrán bemutatott kapcsolásban ezt egy beállító és egy törlő kapcsolóval is elláttuk. A **Q** kimenet állapotát a LED jelzi. A **C1** kondenzátor segítségével gondoskodhatunk róla, hogy bekapcsoláskor ismert állapotban induljon az áramkör.

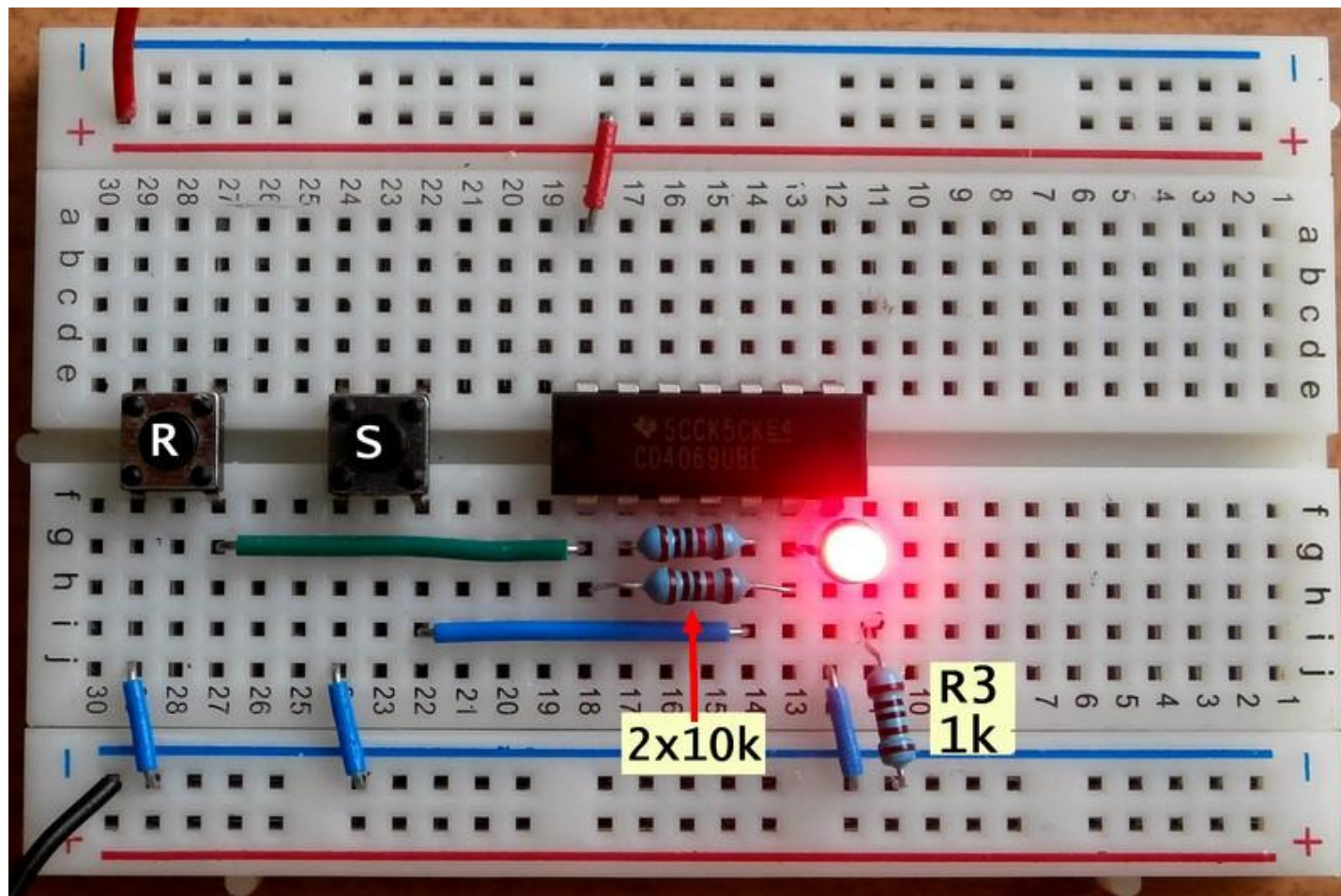


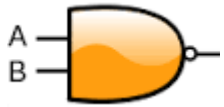
Set: záráskor '1'-b állítja a **Q** kimenetet, **Reset:** záráskor '0'-b állítja a **Q** kimenetet



Tároló két inverterrel

Az előző oldalon bemutatott áramkört egy **CD4069** IC felhasználásával építettük meg. Természetesen más elrendezés is elképzelhető.

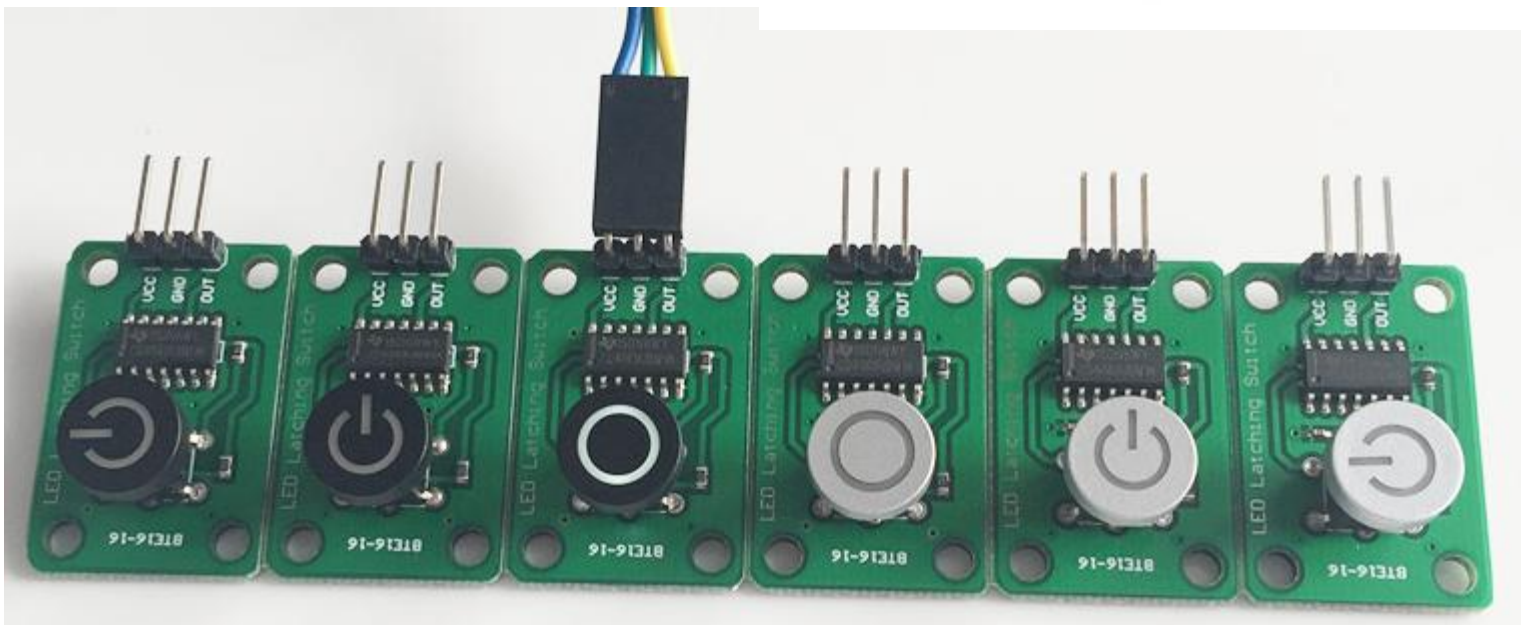
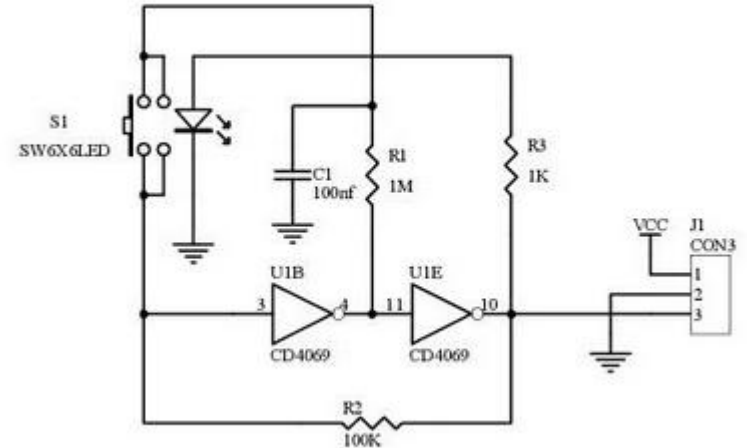


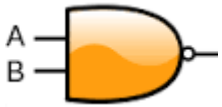


Tároló két inverterrel

A kétinverteres tároló nyomógombos logikai jelszintű ki-bekapcsolóként (toggle switch) kereskedelmi fogalomban is kapható.

[LED latching switch module](#)



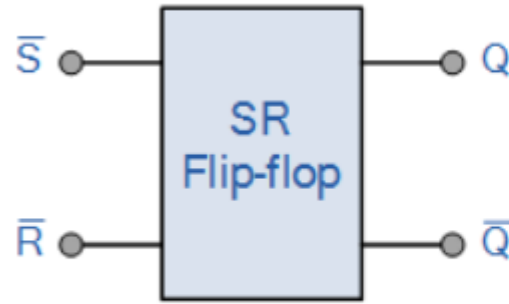


S-R tároló NAND kapukból

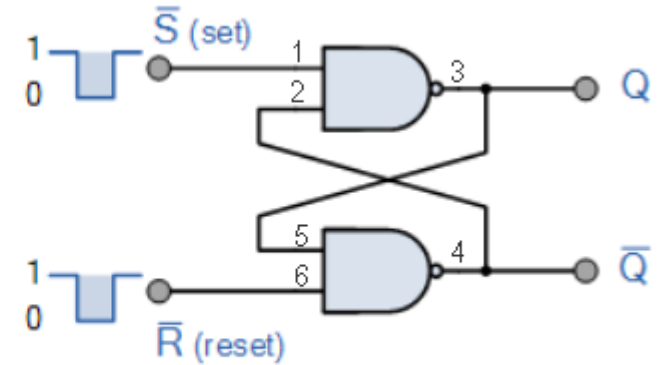
Az R-S tárolót két NAND kapuból is megépíthetjük.

A kimenetek állapotát a megfelelő bemenet **alacsony szintre** húzásával billenhetjük át.

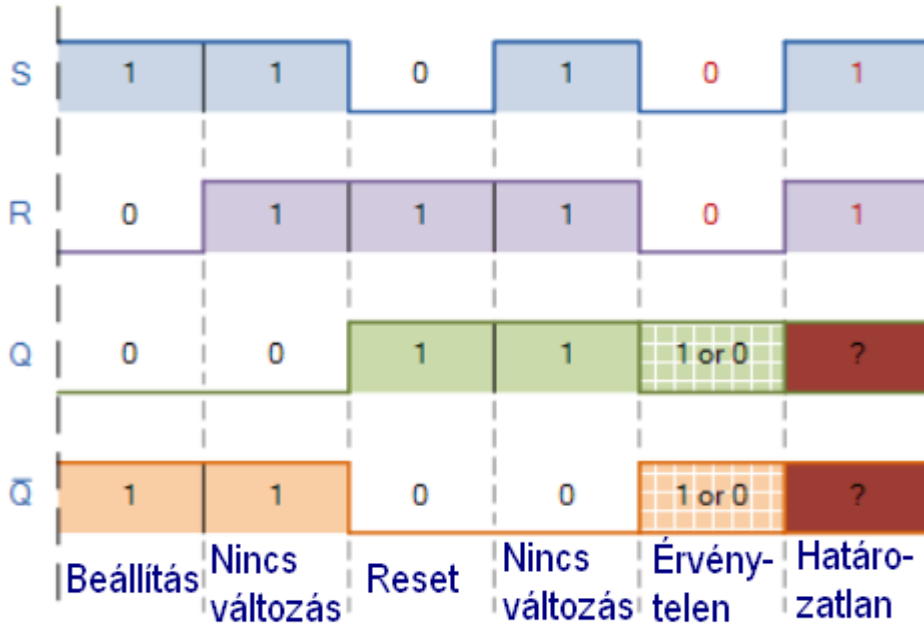
Az áramkör működése eseményvezérelt, aszinkron.



Sematikus jel

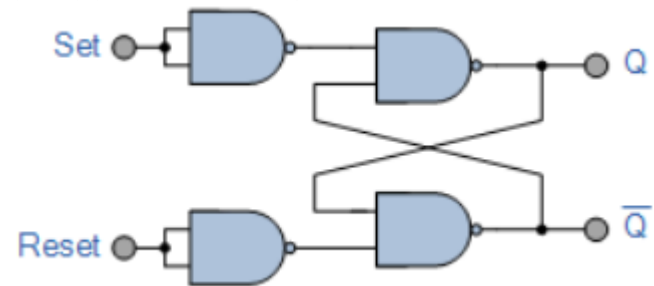


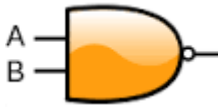
Áramkör



Az R-S tároló **hátrányos tulajdonsága**, hogy a bemenetek egyidejű lehúzása tilos, mert a kimenetek határozatlan állapotba kerülnek.

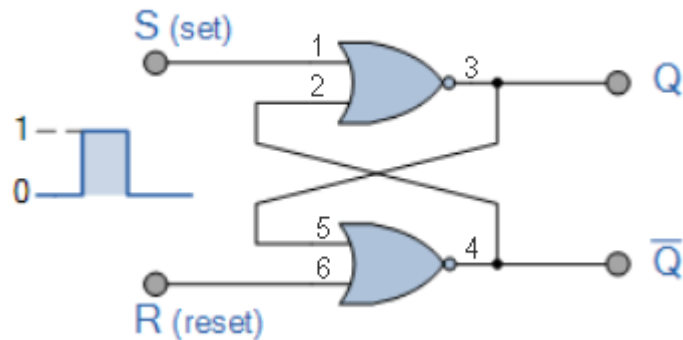
A zavaró negatív bemenetvezérlésre egy egyszerű megoldás:



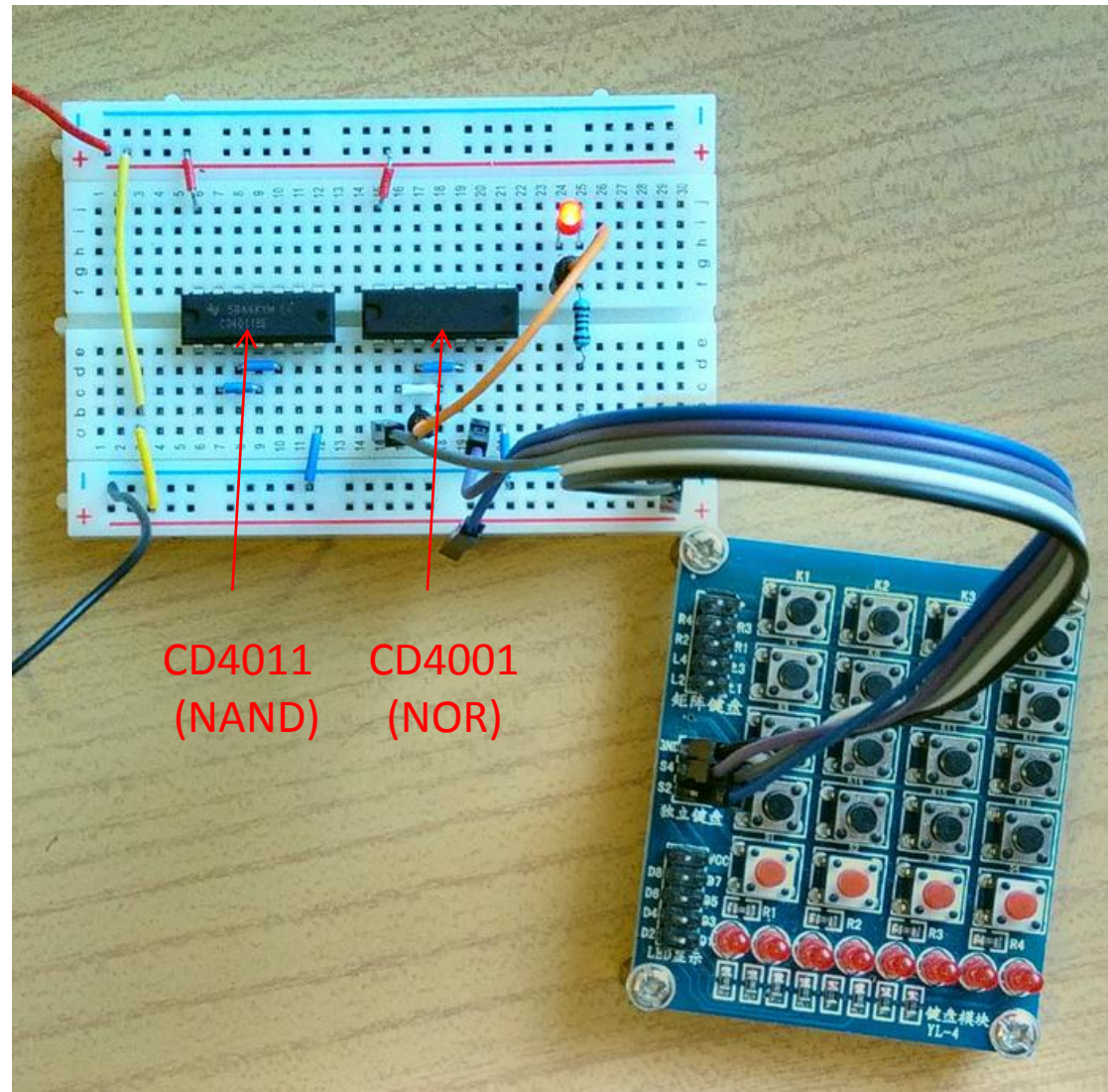


S-R tároló NOR kapukkal

Az R-S tárolót NOR kapukból is megépíthetjük. Ennek a kimeneteit a megfelelő bemenet **magas szintre** húzásával billenthetjük át.



S	R	Q	\bar{Q}
0	0	nincs változás	
0	1	1	0
1	0	0	1
1	1	X	X
(érvénytelen)			

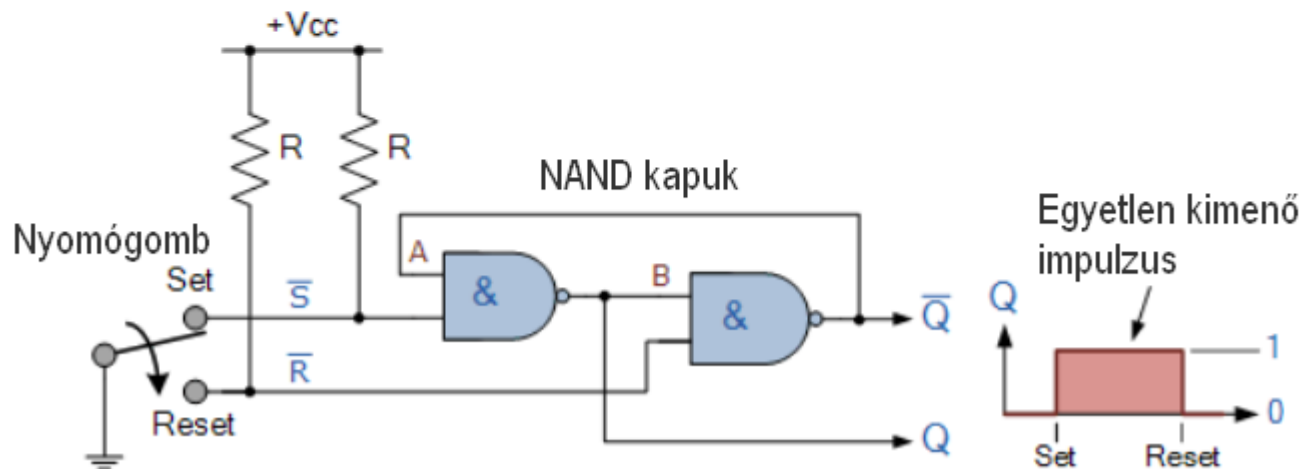
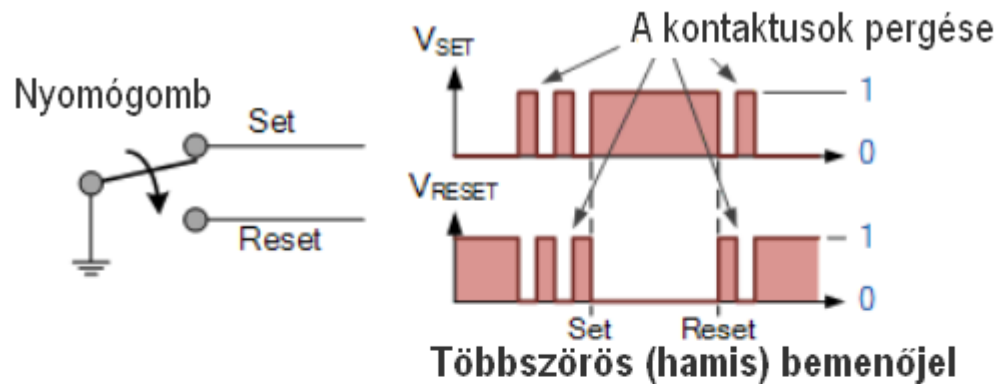


CD4011 (NAND) CD4001 (NOR)

A NAND és NOR S-R tároló kipróbálása



Gyakorlati alkalmazás: nyomógomb pergésének megszüntetése

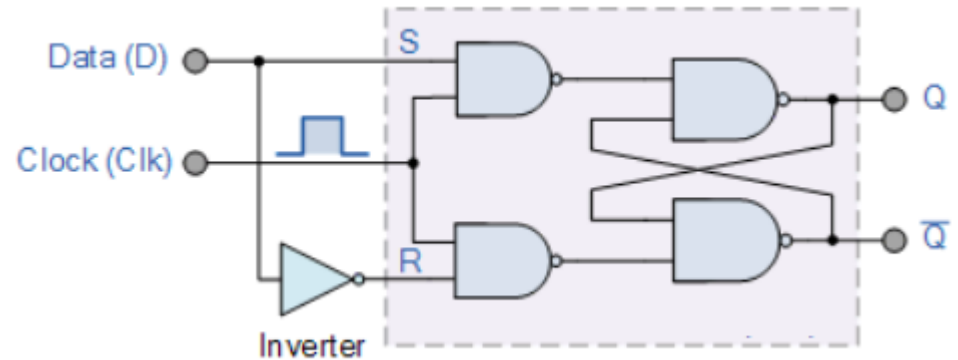




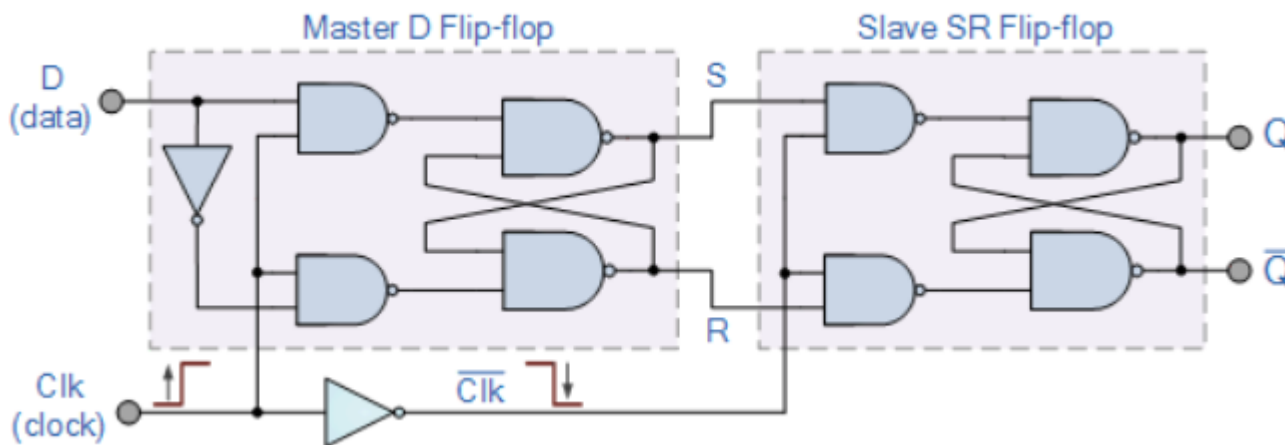
D-tároló (D-latch)

A D-tároló az órajel vezérelt áramkörök kategóriájába tartozik. Az S és R bemenetek egyidejű aktiválása ellen az inverter véd.

Az ábrán látható kapcsolás az ún. **transzparens tároló**, mivel az órajel magas állapotában a kimenet követi a bemenet változásait.



Különbféle megoldásokat dolgoztak ki arra, hogy a kimenet ideiglenesen se kövesse a D vonal esetleges gyors változásait. A Master-Slave kialakítás elve az, hogy az órajel felfutó élén egy előkészítő tárolóba, a lefutó élénél pedig a kimeneti tárolóba íródik be az adat.



Esetleg hátrány az, hogy a kimeneten csak az óraimpulzus végén jelenik meg az adat?

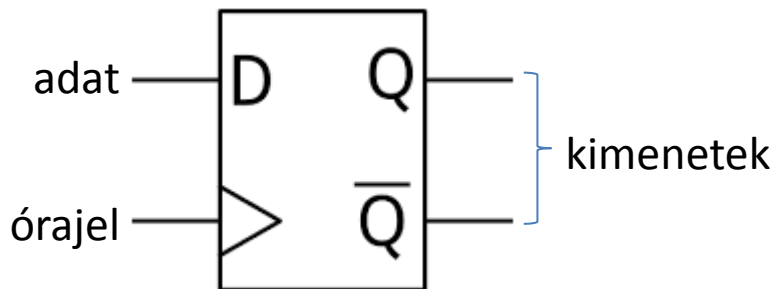
Erre is van megoldás!



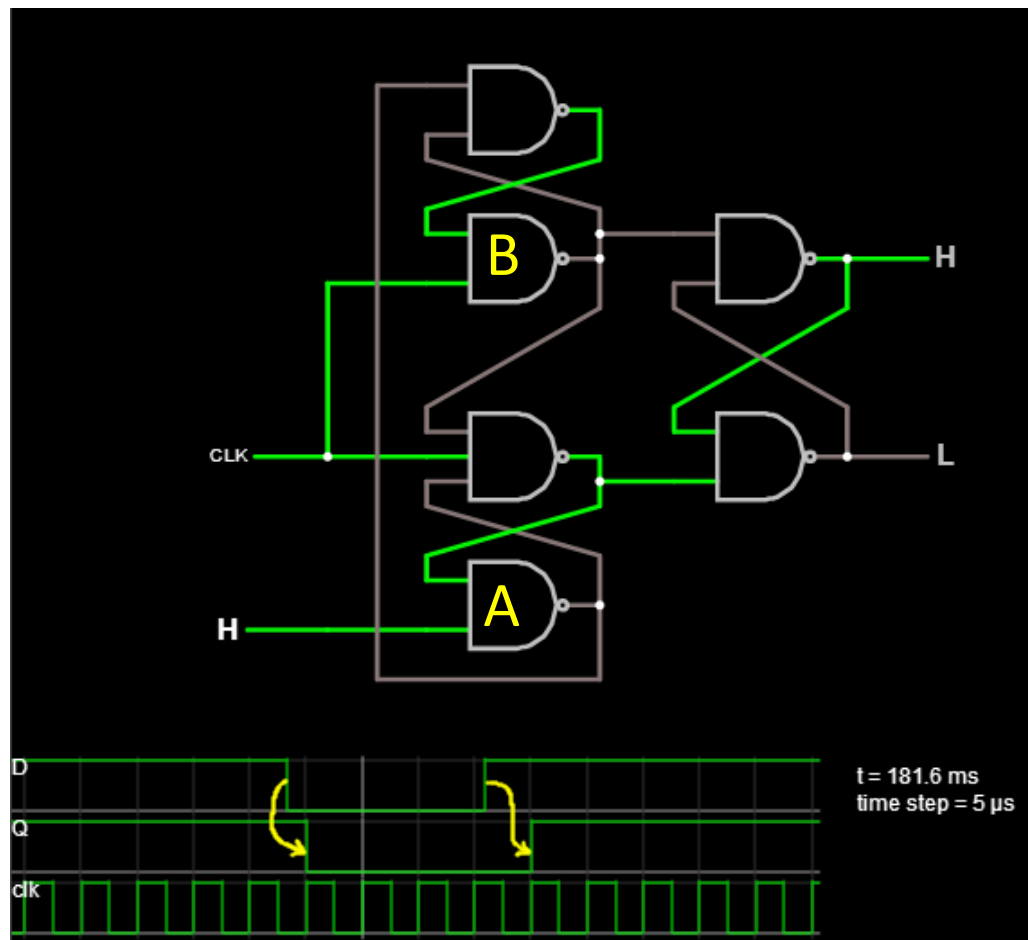
Élvezérelt D-tároló

Működés: Az órajel alacsony állapotában az adatbemenet jelszintjétől függően az **A** vagy a **B** kapu bemenete aktiválódik, s vált a kimenete alacsonyra az órajel felfutó élénél.

A visszacsatolások arra szolgálnak, hogy az órajel magas állapotában az adatvonal állapotának esetleges megváltozása ne okozhasson változást.

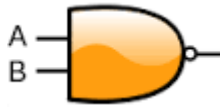


Az élvezérelt D-tároló rajzjele



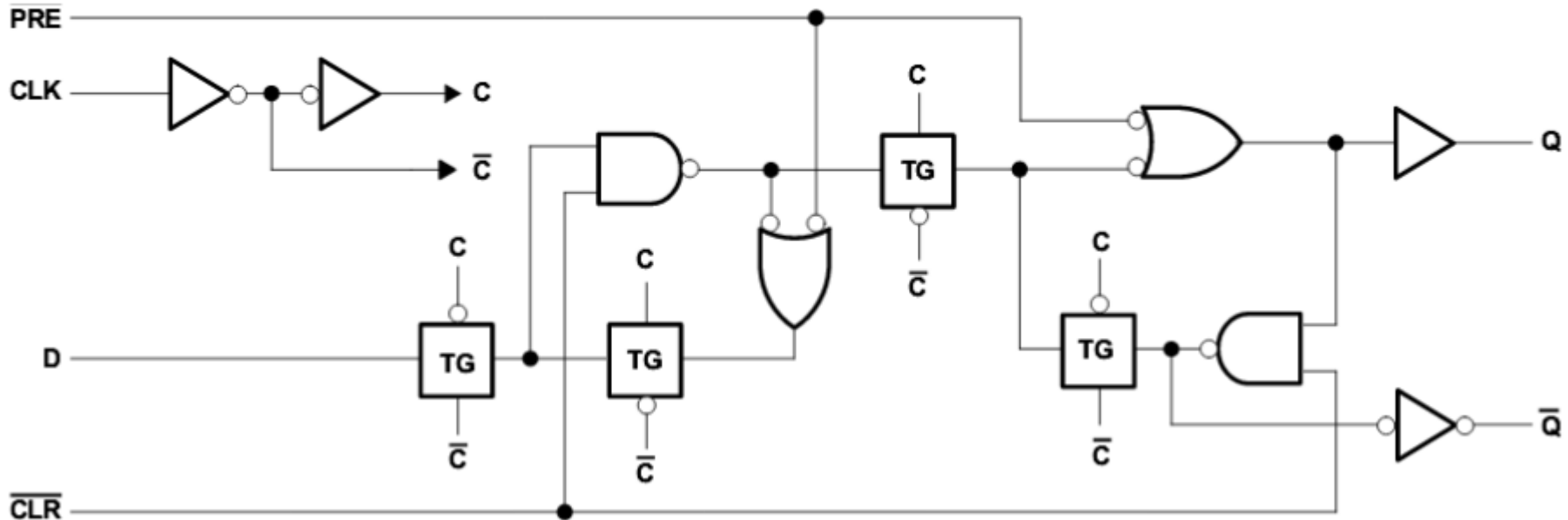
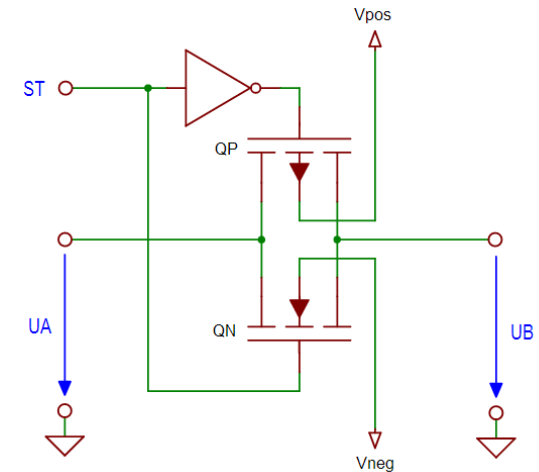
Link: www.falstad.com/circuit/e-edgedff.html

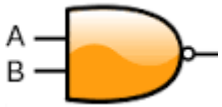
Hasonló kapcsoláson alapul az **SN7474** IC is.



CMOS élvezérelt D-tároló

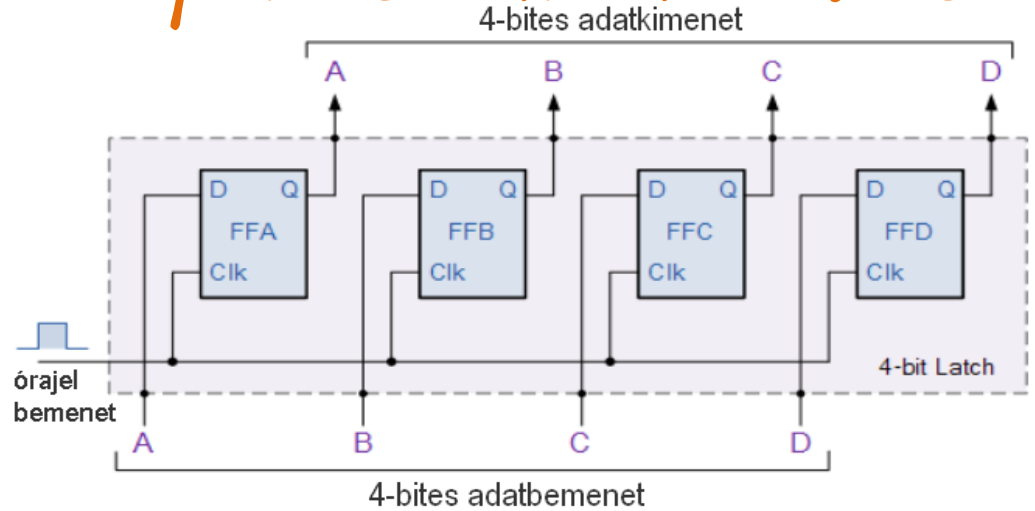
- ❑ A CMOS IC-k élvezérelt tárolói a fejezet elején bemutatott két inverterből kialakított tárolóra emlékeztetnek, melyek vezérlését itt ellenütemben vezérelt **FET**-es kapcsolók végzik.
- ❑ Az alábbi ábrán a **74HC74** IC egyik D-tároló modulja látható (ebből az IC kettőt tartalmaz). Hasonló felépítésű a **4013** CMOS IC is.
- ❑ Az ábrán szereplő **TG** kapuk (Transmission Gate) párhuzamosan kapcsolt P- és N-csatornás **FET**-ből állnak, amelyek nyitott állapotban átvezetnek, különben lezárnak.



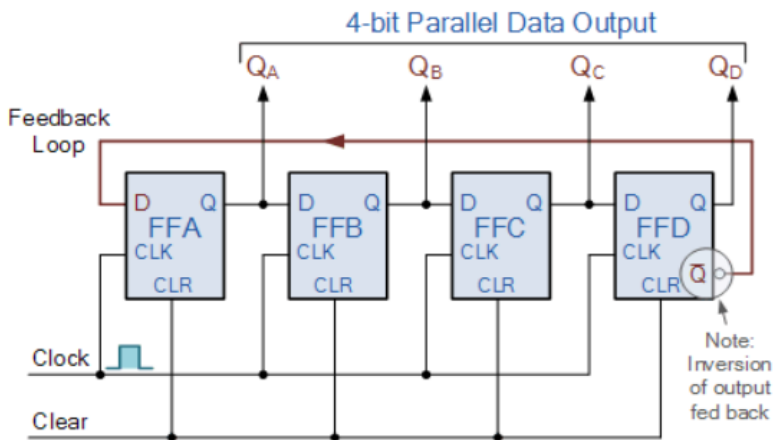
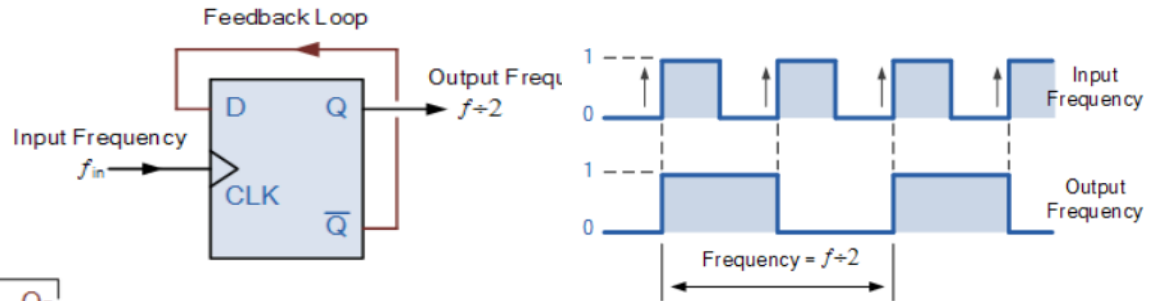


A D-tároló tipikus alkalmazásai

- Adatregiszterek – bitenként 1 db D-tároló, közös órajellel



- Frekvenciaosztó

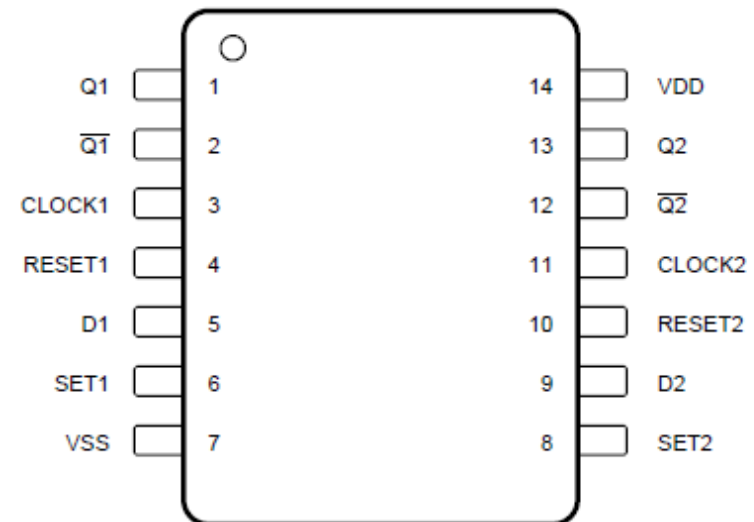
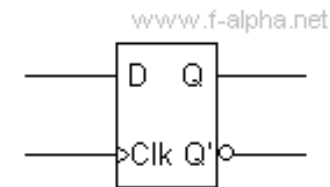
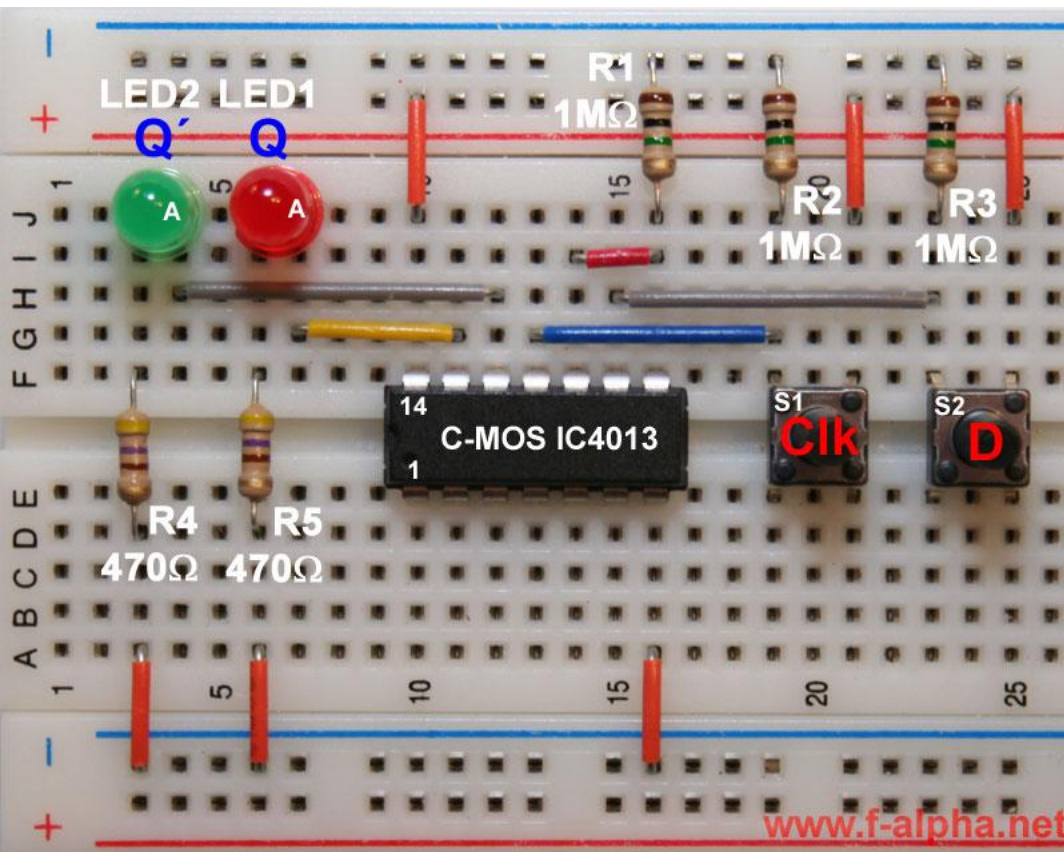


- Shift regiszterek, számlálók – ezekről egy későbbi fejezetben lesz szó.

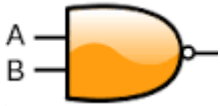


CD4013B: D-tároló

Az élvezérelt **D-tároló** kipróbálásához a **SET** és **RESET** bemeneteket földre húzzuk, s a **CLOCK**, illetve a **D** bemeneteket vezéreljük (a nyomógombok lenyomott állapotban magas, felengedett állapotban alacsony szintet adnak).

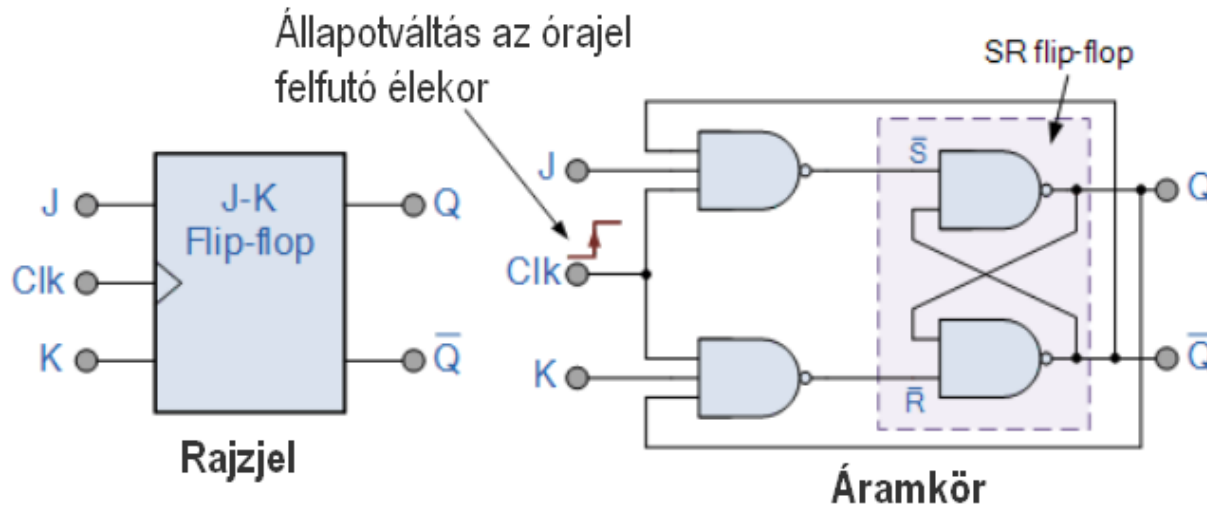


Link: en.f-alpha.net/electronics/digital-electronics/flip-flop/lets-go/experiment-9-d-flip-flop/



J-K tároló

- ❑ A J-K tároló az S-R tároló kellemetlen tulajdonságát a kimenő jelek visszacsatolásával és kapuzással történő felhasználásával küszöböli ki.
- ❑ Sajnos, ez a megoldás sem tökéletes, mert ha az órajel nem tükreszerű, a megváltozó kimenet visszahat a bemenetre és oszcillációhoz vezethet. Ezen a Master-Slave kétfokozatú J-K tároló segíthet.



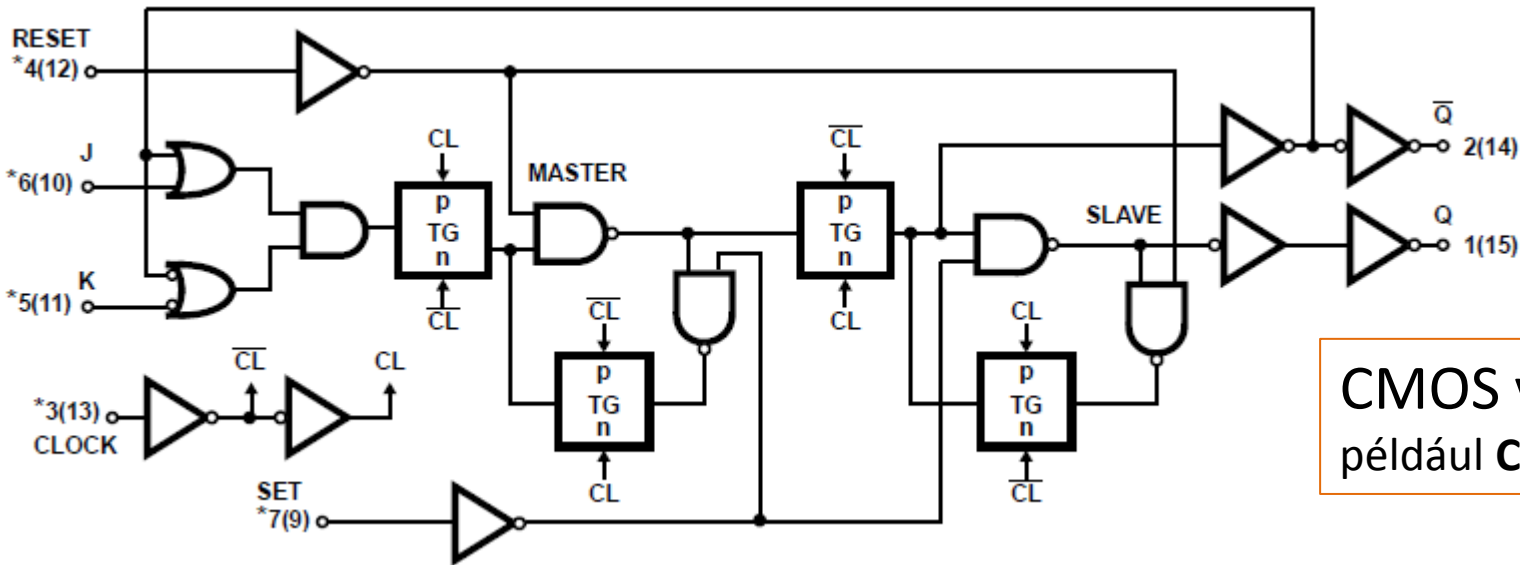
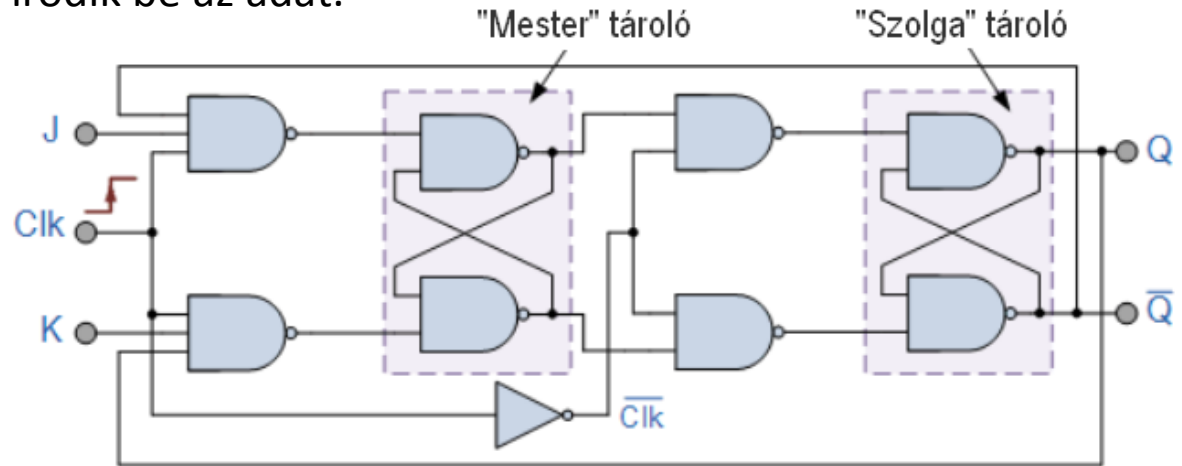
JK Flip-Flop			
J	K	Q(t + 1)	
0	0	Q(t)	nincs változás
0	1	0	törlés (Reset)
1	0	1	beállítás (Set)
1	1	Q'(t)	komplementálás



Mester-szolga J-K tároló

A Master-Slave kialakítás elve az, hogy az órajel felfutó élén egy előkészítő tárolóba, a lefutó élénél pedig a kimeneti tárolóba íródik be az adat.

TTL változat
például SN7476

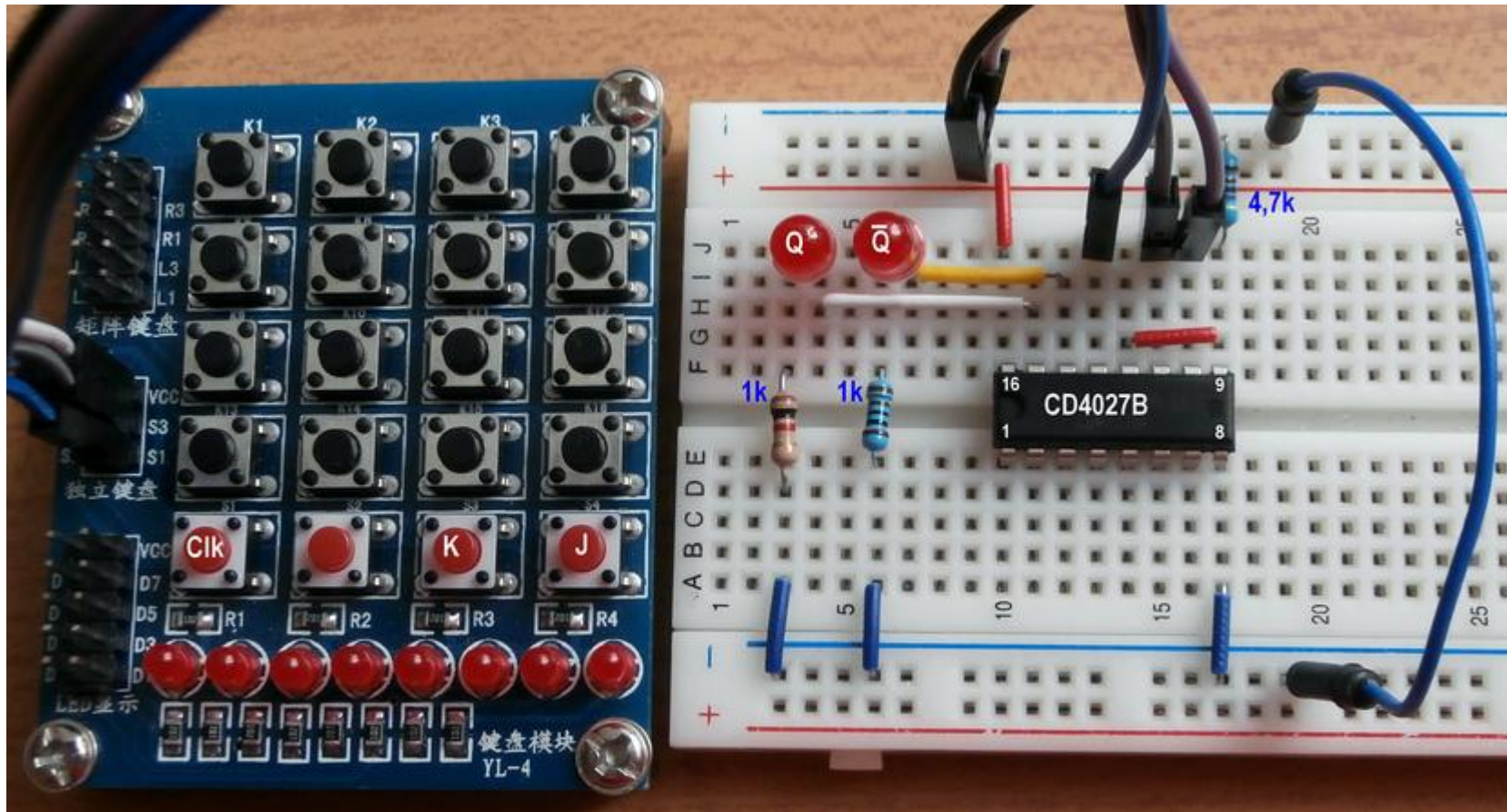
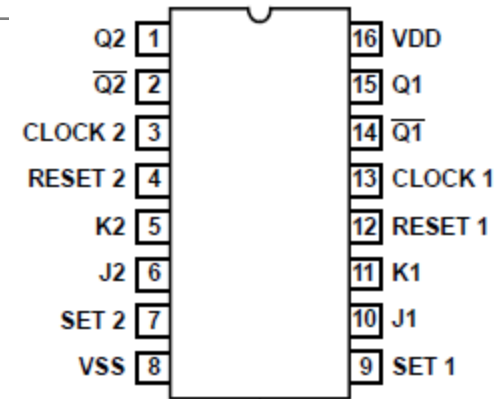


CMOS változat
például CD4027



CD4027B: J-K tároló

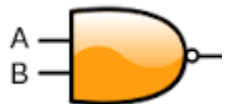
- ❖ A **SET** és **RESET** bemeneteket alacsony szintre kell húzni!
- ❖ A **Clk**, **J** és **K** nyomógombok elengedve földre húznak, lenyomva pedig magas szintre húznak.





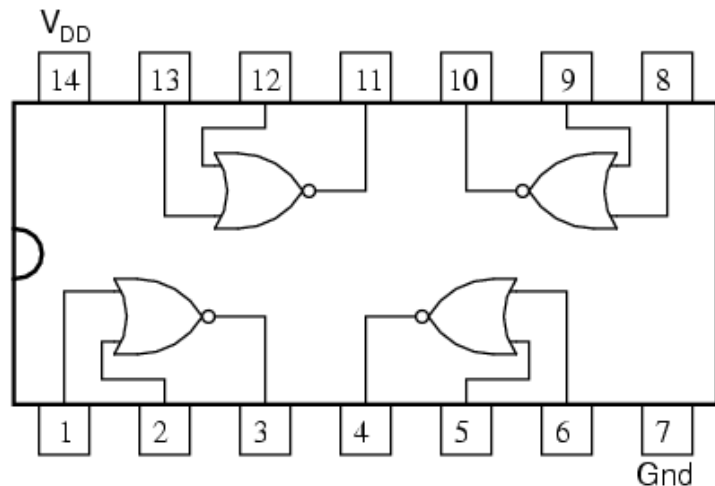
A 4000-es sorozat tipikus tagjai

- 4001 CMOS Quad 2-Input NOR Gate
- 4011 CMOS Quad 2-Input NAND Gate
- 4013 CMOS Dual D-Type Flip Flop
- 4017 CMOS Decade Counter with 10 Decoded Outputs
- 4021 CMOS 8-Stage Static Shift Register
- 4022 CMOS Octal Counter with 8 Decoded Outputs
- 4023 CMOS Triple 3-Input NAND Gate
- 4025 CMOS Triple 3-Input NOR Gate
- 4026 CMOS Decade Counter/Divider with Decoded 7-Segment Display Outputs and Display Enable
- 4027 CMOS Dual J-K Master-Slave Flip-Flop
- 4028 CMOS BCD-to-Decimal or Binary-to-Octal Decoders/Drivers
- 4043 CMOS Quad NOR R/S Latch with 3-State Outputs
- 4046 CMOS Micropower Phase-Locked Loop
- 4049 CMOS Hex Inverting Buffer/Converter
- 4050 CMOS Hex Non-Inverting Buffer/Converter
- 4051 CMOS Single 8-Channel Analog Multiplexer/Demultiplexer with Logic-Level Conversion
- 4052 CMOS Differential 4-Channel Analog Multiplexer/Demultiplexer with Logic-Level Conversion
- 4053 CMOS Triple 2-Channel Analog Multiplexer/Demultiplexer with Logic-Level Conversion
- 4060 CMOS 14-Stage Ripple-Carry Binary Counter/Divider and Oscillator
- 4066 CMOS Quad Bilateral Switch
- 4069 CMOS Hex Inverter
- 4070 CMOS Quad Exclusive-OR Gate
- 4071 CMOS Quad 2-Input OR Gate
- 4072 CMOS Dual 4-Input OR Gate
- 4073 CMOS Triple 3-Input AND Gate
- 4075 CMOS Triple 3-Input OR Gate
- 4081 CMOS Quad 2-Input AND Gate
- 4082 CMOS Dual 4-Input AND Gate
- 4093 CMOS Quad 2-Input NAND Schmitt Triggers
- 4094 CMOS 8-Stage Shift-and-Store Bus Register

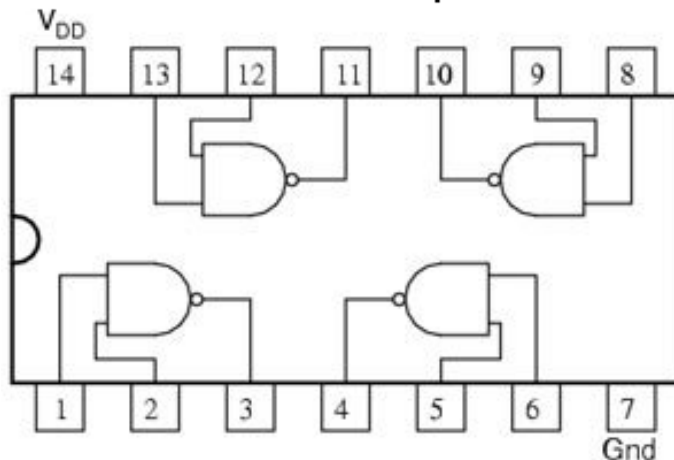


A 4000-es sorozat tipikus tagjai

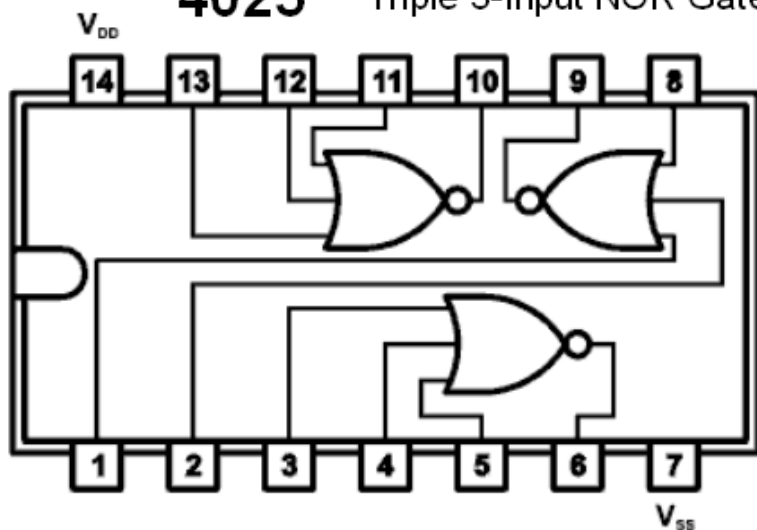
4001 Quad 2-Input NOR Gate



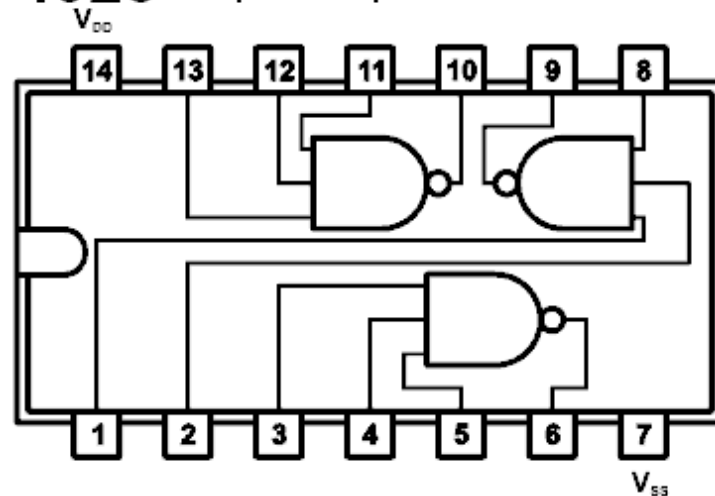
4011 Quad 2-input NAND



4025 Triple 3-Input NOR Gate



4023 Triple 3-Input NAND Gate

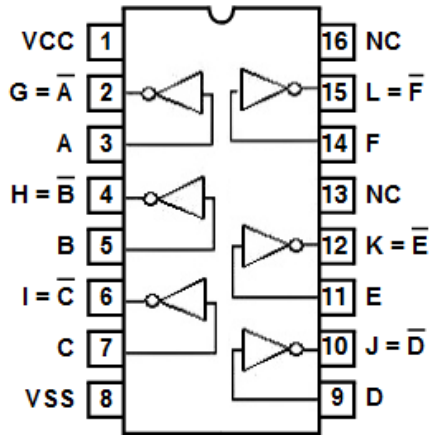




A 4000-es sorozat tipikus tagjai

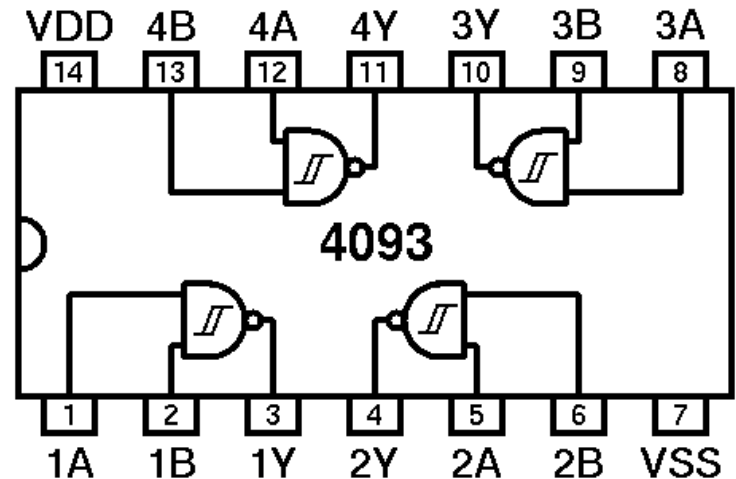
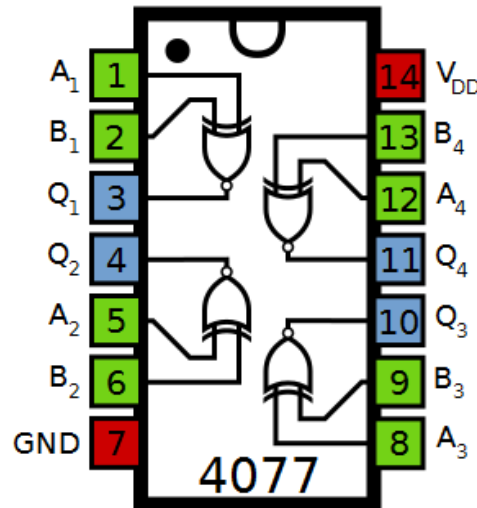
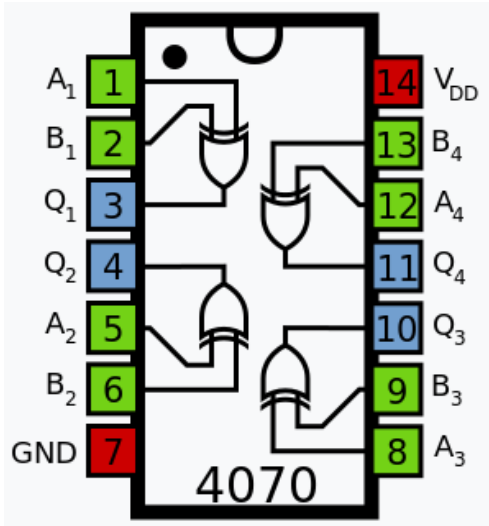
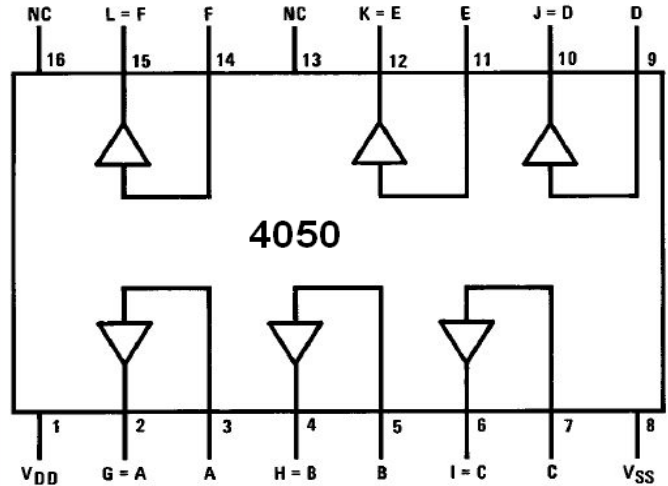
4049

Hex Inverting Buffer/Converter



4050

Hex Non-Inverting Buffer/Converter





A 4000-es sorozat tipikus tagjai

